

CLIPPEDIMAGE= JP404000804A  
PAT-NO: JP404000804A  
DOCUMENT-IDENTIFIER: JP 04000804 A  
TITLE: ADAPTIVE ARRAY ANTENNA SYSTEM

PUBN-DATE: January 6, 1992

INVENTOR-INFORMATION:

NAME  
OKI, HIDEKI

ASSIGNEE-INFORMATION:

NAME COUNTRY  
TOSHIBA CORP N/A

APPL-NO: JP02101057  
APPL-DATE: April 17, 1990

INT-CL\_(IPC): H01Q003/26

ABSTRACT:

PURPOSE: To secure communication in the state of making the level of a signal wave higher than the level of an interference wave by providing a comparing and deciding means to compare and decide the size of the level by detecting the respective signal waves concerning the output of a power inversion correlation processing means and an output received from one of first and second array antennas, and detecting the level of the detected signal wave to the interference wave.

CONSTITUTION: A weight control circuit 17 is provided to output signals while multiplying weight to input signals, and mixing them corresponding to a control signal from a correlation processing circuit 18, and the output signals are supplied to the correlation processing circuit 18 and also supplied to a signal switching circuit 19 and a switching control circuit 20 as a power inversion (PI) system. The correlation processing circuit 18 executes a PI correlation processing while inputting the output signal (through system) of an IF amplifier 16 and the output signal (PI system) of the weight control circuit 17 so as to decide the weight amount of the weight control circuit 17 corresponding to the processed result. A comparison and decision circuit 205 decides the size by comparing the signal wave/interference wave (S/I) level of each demodulated data obtained in the through and PI systems, and the switch of the signal switching circuit 20 is controlled corresponding to the decided

result.

COPYRIGHT: (C)1992,JPO&Japio

⑫ 公開特許公報(A) 平4-804

⑬ Int. Cl. 5  
H 01 Q 3/26

識別記号 庁内整理番号  
C 7741-5J

⑭ 公開 平成4年(1992)1月6日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 アダプティブアレイアンテナ装置

⑯ 特 願 平2-101057

⑰ 出 願 平2(1990)4月17日

⑱ 発 明 者 大 木 秀 実 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝小向工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外3名

明 細 書

1. 発明の名称

アダプティブアレイアンテナ装置

2. 特許請求の範囲

到来電波を受信する第1及び第2のアレイアンテナと、これらアレイアンテナの各受信信号を入力してパワーインバージョン相関処理を行うパワーインバージョン相関処理手段と、この手段の出力と前記第1及び第2のアレイアンテナのいずれか一方の受信出力についてそれぞれ信号波を検波しその妨害波に対するレベルを検出してその大小を比較判定する比較判定手段と、この手段の判定結果に基づいて前記パワーインバージョン相関処理手段の出力と前記第1及び第2のアレイアンテナのいずれか一方の受信出力のいずれか一方を選択的に導出する信号切換手段とを具備するアダプティブアレイアンテナ装置。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

この発明は、妨害波を除去して通信を可能とするパワーインバージョンアルゴリズムを用いたアダプティブアレイアンテナ装置に関する。

(従来技術)

周知のように、信号波より強力な妨害波が存在する環境下では、アダプティブアレイアンテナ装置にパワーインバージョン(電力反転の意で、以下、PIと記す)アルゴリズムを用いる。このPI利用のアンテナ装置は、第4図に示すような入出力電力特性を有する。すなわち、PIオフではリニアな特性であるが、PIオンではある入力レベル点より信号入力を増加させると逆に出力レベルが抑圧される特性となる。この効果を利用して、信号波より強力な妨害波を抑圧する方式がパワーインバージョン相関処理である。具体的には、PIオフ状態で第5図(a)に示すように妨害波Jのレベルが希望波Sのレベルより高い場合、

PIオンに設定することにより、第5図(b)に示すように妨害波Jを希望波Sより十分レベル制限することができる。

しかし、従来のPI利用アダプティブアレイアンテナ装置では、第6図(a)に示すように逆に信号波レベルが妨害波レベルより大きい電波環境で使用すると、同図(b)に示すように逆に信号波を抑圧してしまい、通信が確保できなくなるという欠点があった。

(発明が解決しようとする課題)

以上述べたように従来のPI利用アダプティブアレイアンテナ装置では、信号波より強力な妨害波が存在する環境下では、妨害波を抑圧して信号波を取り出すことができるが、逆に信号波レベルが妨害波レベルより大きい電波環境で使用すると、信号波を逆に抑圧してしまい、通信が確保できなくなる。

この発明は上記の課題を解決するためになされたもので、どのような電波環境下においても信号波レベルを妨害波レベルより大きい状態にして通

では、パワーインバージョン相関処理前後の受信信号について、それぞれ信号波を検波しその妨害波に対するレベルを検出してその大小を比較判定し、大きい方の受信信号を自動的に選択して出力する。受信波が信号波レベル>妨害波レベルであるときは相関処理前の受信信号が出力され、妨害波レベル>信号波レベルであるときは妨害波を抑圧した相関処理後の受信信号が出力される。

(実施例)

以下、第1図乃至第3図を参照してこの発明の一実施例を説明する。

第1図はその構成を示すもので、11は主アレイアンテナ、12は補助アレイアンテナである。各アレイアンテナ11、12の受信信号はそれぞれ周波数変換器13、14で中間周波に変換された後、IF増幅器15、16で増幅されてウェイト制御回路17に供給される。また、補助アレイアンテナ12側の受信信号は相関処理回路18、信号切換回路19及び切換制御回路20に供給される。

上記ウェイト制御回路17は各入力信号に相関処

信を確保できるアダプティブアレイアンテナ装置を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

上記目的を達成するためにこの発明に係るアダプティブアレイアンテナ装置は、到来電波を受信する第1及び第2のアレイアンテナと、これらアレイアンテナの各受信信号を入力してパワーインバージョン相関処理を行うパワーインバージョン相関処理手段と、この手段の出力と前記第1及び第2のアレイアンテナのいずれか一方の受信出力についてそれぞれ信号波を検波しその妨害波に対するレベルを検出してその大小を比較判定する比較判定手段と、この手段の判定結果に基づいて前記パワーインバージョン相関処理手段の出力と前記第1及び第2のアレイアンテナのいずれか一方の受信出力のいずれか一方を選択的に導出する信号切換手段とを具備して構成される。

(作用)

上記構成のアダプティブアレイアンテナ装置

理回路18からの制御信号に応じたウェイトをかけて混合出力するもので、その出力信号は相関処理回路18に供給されると共に、PI系として信号切換回路19及び切換制御回路20に供給される。相関処理回路18はIF増幅器16の出力信号(スルー系)とウェイト制御回路17の出力信号(PI系)を入力してパワーインバージョン相関処理を行い、その処理結果に応じてウェイト制御回路17のウェイト量を決定するものである。

上記切換制御回路20はPI系の検波回路201及び信号レベル検出回路202、スルー系の検波回路203及び信号レベル検出回路204、並びに比較判定回路205で構成される。検波回路201、203はそれぞれ入力した受信信号から復調データを検波するものである。信号レベル検出回路202、204はそれぞれマッチドフィルタで構成され、対応する検波回路201、203で得られた復調データのS/Jレベルを検出するものである。比較判定回路205はスルー系、PI系で得られた各復調データのS/Jレベルを比較してその大小を判定し、

その判定結果に応じて上記信号切換回路20を切換制御するものである。

上記構成において、以下、第2図及び第3図を参照してその動作を説明する。

主アンテナ11及び補助アンテナ12で受信された信号波と妨害波の信号はそれぞれ周波数変換器13、14で中間周波に周波数変換され、IF増幅器15、16で増幅された後、ウェイト制御回路17に供給される。また、補助アンテナ12側の信号はスルー系として相関処理回路18、信号切換回路19及び切換制御回路20に供給される。ウェイト制御回路17及び相関処理回路18では入力信号のPI相関処理が行われ、信号波あるいは妨害波のいずれか強い方のレベルが抑圧されて、PI系として信号切換回路19及び切換制御回路20に供給される。

ここで、各アンテナ11、12への到来電波において、信号波Sより妨害波Jの方がレベル大であるとき、スルー系の受信信号は第2図(a)に示すようになり、PI系の受信信号はPI処理によって妨害波Jが抑圧されて第2図(b)に示すよう

したがって、上記構成のアダプティブアレイアンテナ装置は、信号波Sが妨害波Jより大きい電波環境においてはスルー系を、妨害波Jが信号波Sより大きい電波環境においてはPI処理によって妨害波Jを抑圧したPI系を自動的に選択出力するので、どのような環境においても安定した通信を確保することができる。

#### 〔発明の効果〕

以上のようにこの発明によれば、どのような電波環境下においても信号波レベルを妨害波レベルより大きい状態にして通信を確保できるアダプティブアレイアンテナ装置を提供することができる。

#### 4. 図面の簡単な説明

第1図はこの発明に係るアダプティブアレイアンテナ装置の一実施例を示すブロック回路図、第2図及び第3図は同実施例の動作を説明するための波形図、第4図はこの発明で利用するパワーインバージョン相関処理を説明するための特性図、第5図及び第6図は従来装置の動作及び欠点を説

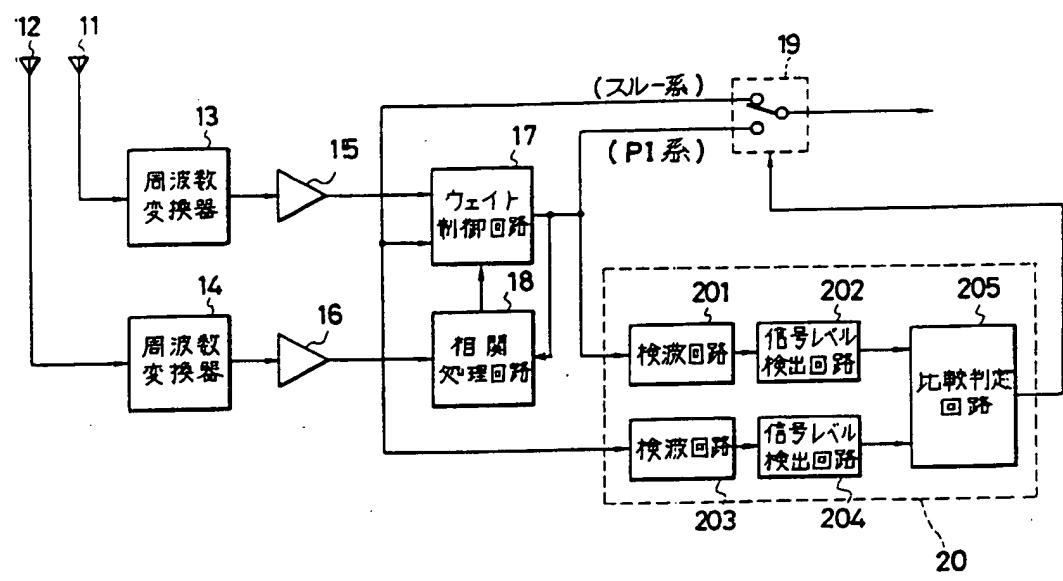
明する。各系の受信信号は、検波回路201、203で復調データが検波され、信号レベル検出回路202、204で復調データのS/Jレベルが検出されて、比較判定回路205で両者のS/Jレベルが比較される。このとき、PI系の方が大であると判定されるので、信号切換回路19はPI系側に切換制御される。よって、第2図(c)に示すように妨害波Jが抑圧されたPI系受信信号が選択的に出力されるようになる。

逆に、妨害波Jより信号波Sの方がレベル大であるとき、スルー系の受信信号は第3図(a)に示すようになり、PI系の受信信号はPI処理によって信号波Sが抑圧されて第3図(b)に示すようになる。上記と同様に、切換制御回路20において、両系の各復調データのS/Jレベルを比較してみると、スルー系の方が大であると判定される。このため、信号切換回路19はスルー系側に切換制御される。よって、第3図(c)に示すように信号波Sが妨害波Jより大であるスルー系受信信号が選択的に出力されるようになる。

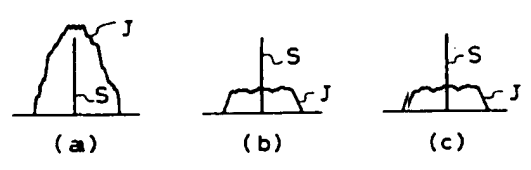
明するための波形図である。

11…主アレイアンテナ、12…補助アレイアンテナ、13、14…周波数変換器、15、16…IF増幅器、17…ウェイト制御回路、18…相関処理回路、19…信号切換回路、20…切換制御回路、201…PI系検波回路、202…PI系信号レベル検出回路、203…スルー系検波回路、204…スルー系信号レベル検出回路、205…比較判定回路。

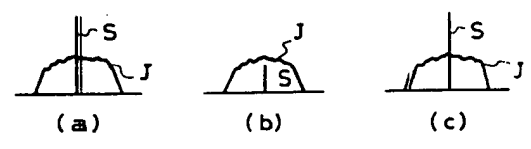
出願人代理人 弁理士 鈴江 武彦



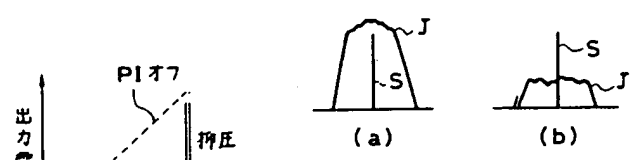
第 1 図



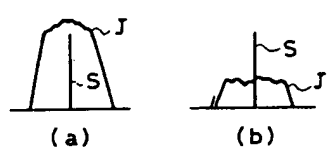
第 2 図



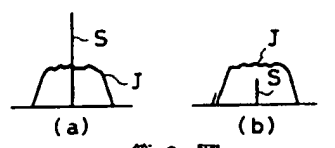
第 3 図



第 4 図



第 5 図



第 6 図